

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-4349

⑬ Int.Cl.<sup>4</sup>

G 06 F 11/28  
11/22

識別記号

3 1 5  
3 4 0

庁内整理番号

7343-5B  
A-7368-5B

⑭ 公開 昭和63年(1988)1月9日

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 データ処理システム

⑯ 特 願 昭61-146979

⑰ 出 願 昭61(1986)6月25日

⑱ 発 明 者 寺 田 博 東京都小平市上水本町1479番地 日立マイクロコンピュータエンジニアリング株式会社内

⑲ 発 明 者 森 岡 英 司 東京都小平市上水本町1450番地 株式会社日立製作所武蔵工場内

⑳ 出 願 人 日立マイクロコンピュータエンジニアリング株式会社 東京都小平市上水本町1479番地

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 小川 勝男 外1名

#### 明 細 書

##### 1. 発明の名称

データ処理システム

##### 2. 特許請求の範囲

1. デバッグ対象となるシステムのマイクロコンピュータと同一タイプのエミュレーション用マイクロコンピュータを備え、そのシステムのエミュレーションを行なえるようにされるときに、ある事象の発生を検知するための条件を保持し、この条件とバス上の信号等とを比較して上記事象の発生を検知してプログラムの実行停止信号を形成するブレイク条件判定回路と、プログラム実行中のバス上の信号を逐次取り込んで保持するための記憶手段とを備えてなるデータ処理システムであって、制御端子に供給される制御信号の状態に応じてデータ入力端子に入力されている信号を取り込んで保持するラッチ手段を介して、ユーザシステム側からの割込み要求信号をエミュレーション用マイクロコンピュータの割込み入力端子に供給させるようにすると共に、上記ラッチ手段をユー

ザプログラム実行中を示す信号及びエミュレータ・システム全体を初期状態に設定する信号に基づいて制御し、ユーザプログラム実行モードへ移行する前に予め割込み要求信号をラッチ手段に取り込んで保持しておくようにされてなることを特徴とするデータ処理システム。

##### 3. 発明の詳細な説明

###### 〔産業上の利用分野〕

この発明は、データ処理技術に関し、例えばマイクロコンピュータのエミュレーションを行なうエミュレータのようなシステムに利用して有効な技術に関するものである。

###### 〔従来の技術〕

ユーザが開発したマイクロコンピュータ・システムのソフトウェアを開発したり、デバッグを行なう場合、第2図に示すような装置を使用することがある。すなわち、マイクロコンピュータ・システム(ユーザ・システム)1を構成するボード1a上に設けられたマイクロコンピュータ(以下MCUと称する)用のICソケット2に、

コネクタ3を介してシステム1のMCUと同一のMCUを内蔵したアダプティブ・システム・エミュエータ（以下ASEと称する）4を接続する。このASE4は、ケーブルを介してCRTディスプレイ5やフロッピーディスク装置6a、6b等を備えたサポートツールと呼ばれるシステム開発装置7に接続されている。

上記システムにおいては、CRTディスプレイ5側のキーボードより入力されるアセンブラやコンパイラ等の言語で書かれたソースプログラムは、先ずフロッピーディスク6aから成る記憶装置に書き込まれ、次にシステム開発装置7内のMCUによって機械語に翻訳されてオブジェクトプログラムの形でフロッピーディスク6bに書き込まれる。フロッピーディスク6bに書き込まれたプログラムは、ASE4内のMCUによってユーザー・システム1内のRAM（ランダム・アクセス・メモリ）8等に転送され、書き込まれる。

RAM8等へ書き込まれたユーザー・プログラムは、ICソケット2からコネクタ3を引き抜い

て、システムのMCU8を差し込んでやると、通常はこのMCU8によって実行されるわけであるが、第2図のシステムでは、ASE4内のMCU（MCU9と同一タイプ）によってエミュレーションを行ないながら、ユーザー・プログラムのデバッグを行なえるようになっている。

この場合、CRTディスプレイ5やフロッピーディスク装置6a、6b等をコントロールしたり、アセンブラやコンパイラ言語を機械語へ翻訳したり、さらにASE4内のMCUによってユーザー・プログラムを実行して得られたデータを編集してCRTディスプレイ5に表示させたりするホストMCUがシステム開発装置7内に設けられているが、エミュレータには、エミュレーションの結果得られたデータを上記システム開発装置7内のMCUが編集し易い形に処理できるような機能を持たせることができる。上記システムにおいて、ASE4内のMCUがエミュレーションとデータ処理機能を兼用するようにされる場合、そのASE4内のMCUはシステム開発装置7内のエミュレ

ーションモード時とシステムモード時とで空間分割してその動作を実行する。

上記構成のエミュレータ・システムについては、既に特願昭58-34565号等において示されている。

ところで、上記エミュレータ・システムにおいては、ユーザープログラム実行中のみエミュレーション用のMCUがその割込み入力端子からの要求を受け付けて割込み処理に移行し、編集処理中にはユーザーシステムの側からMCUに対し、割込み要求が入ったりすることがないようにする必要がある。そのため、システム開発装置の側から出力されているユーザープログラム実行中を示す信号とユーザーシステムの側から供給されるユーザー割込み要求信号との論理積をとった信号をMCUの割込み端子に印加させることが行なわれている。

〔発明が解決しようとする問題点〕

通常、MCUは割込み端子に入力されている信号の立下りエッジ（もしくは立上りエッジ）を検出して割込み処理に移行するようにされている。

そのため、MCUに割込みをかける必要がない場合には、割込み要求信号をハイレベル又はロウレベルのいずれか一方のレベルに固定しておけばよいはずである。ところが、上記エミュレータ・システムのようにユーザープログラム実行中を示す信号U-RUNとユーザー割込み要求信号U-INTとの論理積をとった信号をMCUの割込み入力端子INTに印加させるようにされていると、ユーザーがたまたま第4図に示すようにユーザー割込み要求信号U-INTをロウレベルに固定して使用しようとした場合、システムモードからユーザープログラムに実行モードに移行した途端に、信号U-RUNがハイレベルからロウレベルに変化することによってMCUに対し割込みがかかってしまうという不都合があることが分かった。

上記の場合、仕様書等にその旨を指摘しておけばそれでもよいのであるが、それではシステムの使い勝手が悪いと共に、例え明記されたとしても誤ってユーザーが割込み要求信号U-INTをロウレベルにしたままユーザープログラムの実行モード

に移動して割込みがかかってしまうおそれもある。

この発明の目的は、エミュレータ・システムにおいてユーザが割込み要求信号をロウレベル又はハイレベルのいずれのレベルに固定したままユーザプログラムの実行モード平行してもMCUに対し予期しない割込みがかかるのを防止することにある。

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

#### 〔問題点を解決するための手段〕

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

すなわち、制御端子に供給される制御信号の状態に応じてデータ入力端子に入力されている信号を取り込んで保持するラッチ手段を介して、ユーザシステム側からの割込み要求信号をエミュレーション用MCUの割込み入力端子に供給させるようにすると共に、上記ラッチ手段をユーザプログラム実行中を示す信号及びエミュレータ・システ

ム全体を初期状態に設定する信号に基づいて制御し、ユーザプログラム実行モードへ移行する前に予め割込み要求信号をラッチ手段に取り込んで保持しておくようにするものである。

#### 〔作用〕

上記した手段によれば、たとえユーザが割込み要求信号をロウレベルに固定したままユーザプログラム実行モードへ移行させるようなシステムを構成したとしても、ラッチ手段に割込み要求信号を保持させておくことでユーザプログラム実行中を示す信号によってMCUの割込み入力端子がロウレベルに立ち下げられることがないようにして、MCUに意図しない割込みかかるのを防止するという上記目的を達成することができる。

#### 〔実施例〕

第1図は、本発明に係るエミュレータ・システムの一実施例を示す。

同図において、符号10で示されているのは、第2図に示されているASE（アダプティブ・システム・エミュレータ）4内に設けられている

エミュレーション用のMCUで、このMCU10は、ユーザー・システム1を構成するMCU9と同一タイプのMCUにより構成されている。MCU10は、バス20を介してユーザー・システム1に接続されている。そして、このエミュレーション用MCU10とシステム開発装置7内に設けられたエミュレーション・コントローラ11と、ブレイク条件判定回路12、トレースメモリ13及びトレース判定回路14等によってインサートキット・エミュレータが構成されている。

上記トレースメモリ13は、上記MCU10がユーザー・プログラムを実行している間に、バス20上に表れる入出力信号を時系列的に取り込むため設けられている。トレース条件判定回路14はトレース開始及び終了条件を設定するレジスタを有し、トレースメモリ13に対するトレース指示信号TRCを出力する。ブレイク条件判定回路12は、デバッグの際に分割して実行させるべき一連のプログラムの終端（ブレイクポイント）の条件を設定しておくレジスタを有し、このレジ

スタの内容とバス上のアドレス信号等とをハード的に比較して両者が一致したか否か検出し、一致した場合には、MCU10に対して割込みをかけて、プログラムの実行を中断させる。

一方、エミュレーション・コントローラ11は、バス16を介して、システム開発装置7をコントロールするホストCPU15と接続され、CRTディスプレイのキーボード等の入力操作装置17からユーザー・プログラムの実行開始などのコマンドが入って来ると、ASEに対するコマンドであるか否かを判定してMCU10にそのコマンドを供給する。MCU10は、このコマンドを受け取ると、適当なアドレス信号を出力して空間の切り換え、すなわちシステムモードからユーザー・プログラムを実行するエミュレーションモードへの切換えを行なう。

これとともに、エミュレーション・コントローラ11からはユーザプログラム実行中であることを示すハイレベルの信号U-RUNが出力される。この信号U-RUNはトレースメモリ13等へ供

給される。

この実施例では、上記信号U-RUNと、ホストCPU15から出力されるアドレス信号をデコードしてシステムのインシャライズや暴走時の復帰のためのリセット信号E-S-R-E-Sを形成するデコーダ21からの信号E-S-R-E-Sとを、入力信号とするオアゲート回路22及びユーザシステム1からMCU10に対する割込み要求信号U-I-N-Tをラッチするためのラッチ回路23が設けられている。ラッチ回路23は、そのデータ入力端子Dに割込み要求信号U-I-N-Tが、またイネーブル端子Eに上記オアゲート22の出力信号が入力されており、イネーブル端子Eがハイレベルに変化されるとそのときデータ入力端子Dに供給されている信号レベルを取り込んでそのまま出力端子Qより出力し、その後イネーブル端子Eがロウレベルに変化されると直前に取り込んだレベル状態を保持するようにされている。そして、上記ラッチ回路23の出力信号がMCU10の割込み入力端子i-N-Tに供給されるようになっている。

を保持する。従って、ラッチ回路23の出力Qはリセット信号E-S-R-E-Sの立上りに同期してロウレベルに変化された後ずっとロウレベルを保持する。そのため、その後、システムモードからエミュレーションモードへ移行して、コントローラ11から出力される信号U-RUNがハイレベルからロウレベルに変化しても、この変化によって従来のシステムのごとくMCU10の割込み入力端子i-N-Tがロウレベルに立ち上げられて割込みがかかってしまうようなことがない。つまり、予期しないときにMCU10に割込みがかかってシステムが暴走するのが回避される。

なお、上記のようにしてエミュレーションモードへ移行した状態では、ユーザプログラム実行中を示す信号U-RUNによってラッチ回路23がデータ信号を受け付ける状態にされる。そのため、ユーザシステム側からの割込み要求信号U-I-N-Tを一旦ハイレベルに立ち上げてから再びロウレベルに立ち下げてやれば、ラッチ回路23の出力Qがハイレベルからロウレベルに変化して、MC

U10に対して割込みがかかることになる。従って、上記エミュレータ・システムにおいては、トレースメモリ13にトレースしたデータを編集したりCRT表示装置5に表示したりするシステムモードすなわち信号U-RUNがハイレベルにされている期間中は、オアゲート回路22の出力信号によってラッチ回路23のイネーブル端子Eがロウレベルに固定されている。そのため、たとえユーザシステム1の側からラッチ回路23のデータ端子Dに入力されている割込み要求信号U-I-N-Tがロウレベルに立ち上げられても、ラッチ回路23の出力信号が変化しない。その結果、システムモードではMCU10に対して割込みがかかることがない。

しかも、上記実施例では、デコーダ21から出力されるインシャライズ・リセット信号E-R-E-Sによって、第3図に示すようにエミュレーションモードに移行する前にラッチ回路23がユーザシステム側からの割込み信号（ハイレベルでもロウレベルでもよいが、第3図ではロウレベルにされている）U-I-N-Tを取込みその後その信号

U10に対して割込みがかかることになる。

以上説明したごとく、この実施例では、制御端子に供給される制御信号の状態に応じてデータ入力端子に入力されている信号を取り込んで保持するラッチ手段を介して、ユーザシステム側からの割込み要求信号をエミュレーション用MCUの割込み入力端子に供給させるようにすると共に、上記ラッチ手段をユーザプログラム実行中を示す信号及びエミュレータ・システム全体を初期状態に設定する信号に基づいて制御し、ユーザプログラム実行モードへ移行する前に予め割込み要求信号をラッチ手段に取り込んで保持しておくようにしたので、たとえユーザが割込み要求信号をロウレベルに固定したままユーザプログラム実行モードへ移行させるようなシステムを構成したとしても、ラッチ手段に割込み要求信号を保持させておくことでユーザプログラム実行中を示す信号によってMCUの割込み入力端子がロウレベルに立ち下げられないという作用により、MCUに意図しない割込みかかるのを防止することができる。

という効果がある。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記実施例におけるMCU10の割込み入力端子INTには、ラッチ回路23の他にプルアップ抵抗もしくはプルダウン抵抗が接続された構成にされていてもよい。

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるエミュレータ・システムに適用したものについて説明したが、この発明はそれに限定されず、マイクロコンピュータ・システムその他割込み入力端子を有するLSIを備えたデータ処理システム一般に利用することができる。

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

すなわち、MCUのエミュレーションを行なうシステムにおいて、MCUに意図しない割込みがかかるのを防止することができる。

#### 4. 図面の簡単な説明

第1図は、本発明をエミュレータ・システムに適用した場合の一実施例を示すブロック図、

第2図は、エミュレーション機能を有するシステム開発装置の概略を示す説明図、

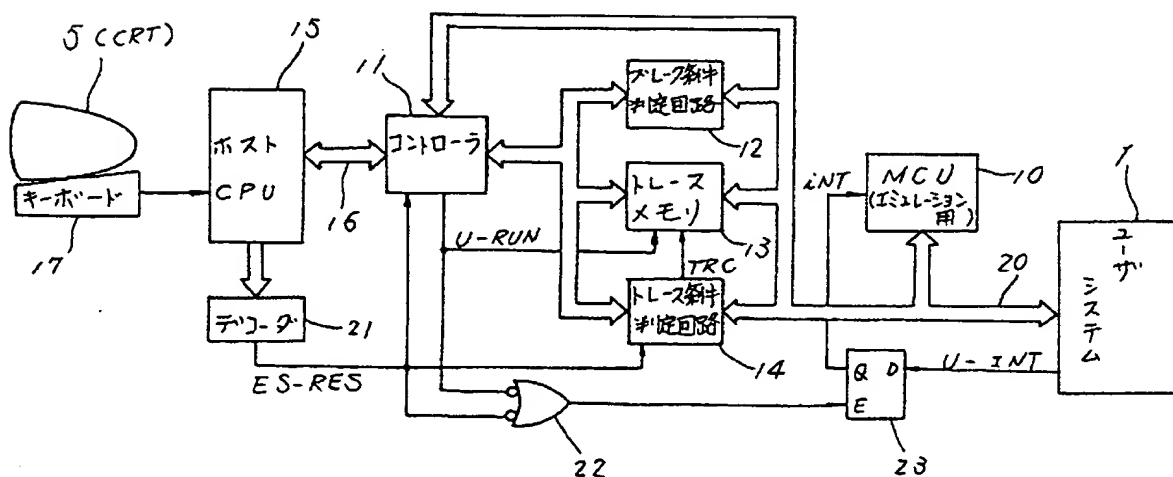
第3図は、本発明に係るエミュレータ・システムにおけるMCUに対する割込み要求信号の形成を示すタイミングチャート。

第4図は、従来のシステムにおけるモード切換え時の誤った割込み要求信号の発生を説明するタイミングチャートである。

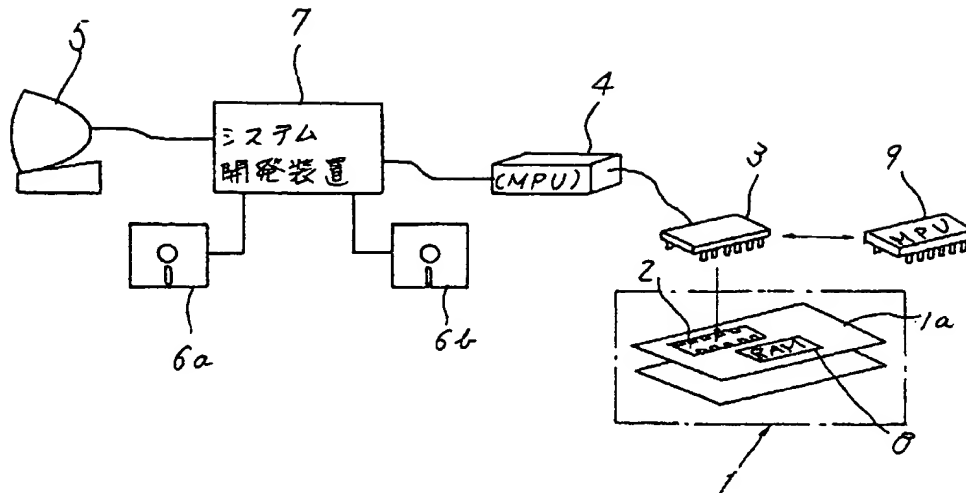
1・・・ユーザシステム、10・・・エミュレーション用MCU、11・・・エミュレーション・コントローラ、15・・・ホストCPU、23・・・ラッチ回路。

代理人 弁護士 小川勝男

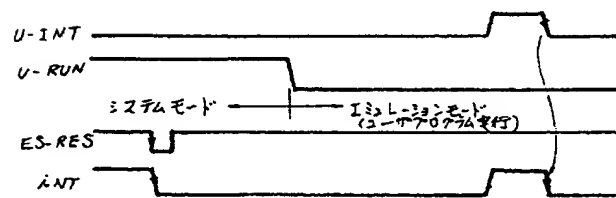
第 1 题



第 2 図



第 3 図



第 4 図

